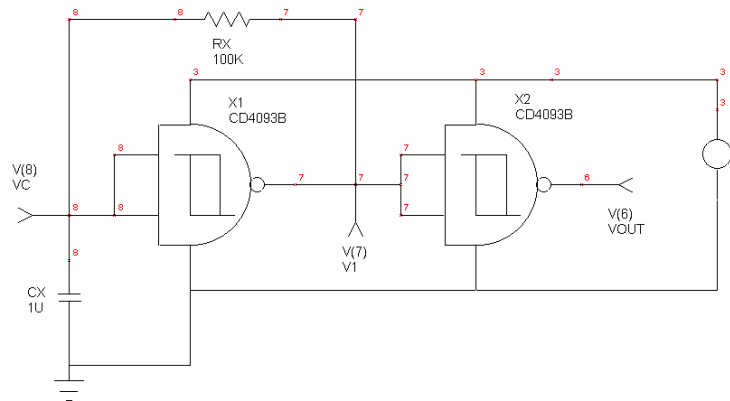


Simularea circuitelor cu porți logice CMOS

1. Se dă circuitul din figura de mai jos:



Se cer:

- Să se simuleze funcționarea circuitului (.TRAN) - se consideră $V_{cc} = 12V$;
- Să se explice formele de undă obținute (V_c și V_{out});
- Se va modifica valoarea lui C_x la $1\mu F$, $10\mu F$ și $100\mu F$ și se vor nota într-un tabel valoarea lui C_x și frecvența de oscilație;
- Se va observa modificarea frecvenței de oscilație o dată cu modificarea tensiunii de alimentare. Să se explice acest fenomen;
- Se va nota în caietul de laborator conținutul fișierul cu extensia *.CIR aferent circuitului simulat și se va examina circuitul cu extensia *.OUT explicându-se conținutul fiecărei secțiuni în parte.
- Să se explice dependența dintre valoarea tensiunii de alimentare și frecvența de oscilație a circuitului.

Observație: se vor nota în caietul de laborator toate formele de undă (V_c și V_{out}) obținute la simulări (împreună cu valorile numerice). Se vor nota și comenzile de control a simulării (din meniul File -> Edit Controls) în cazul fiecărei simulări.

2. Să se simuleze circuitul fără poarta X2 iar la ieșirea porții X1 să se conecteze o rezistență de sarcină de 100k, 10k și mai apoi de 0.1k. Să se explice de ce se modifică frecvența de oscilație iar pentru valori foarte mici ale rezistenței de sarcină circuitul nu mai oscilează deloc.